

文章编号:1001-9014(2004)01-00016-05

# 一种新型非线性 PLL 模型及其在毫米波 集成防撞雷达中的应用

任成明<sup>1</sup>, 金昶明<sup>1</sup>, 沈秀英<sup>2</sup>, 孙晓玮<sup>1</sup>

(1. 中科院上海微系统与信息技术研究所, 上海, 200050;

2. 华东师范大学电子工程系, 上海, 200050)

**摘要:**提出了一种新的非线性 PLL 用于 VCO 的非线性补偿, 利用声表面波延迟线来实现延时混频, 并将混频后的中频信号锁定 PLL 结构. 深入分析了这种 PLL 的环路相位模型, 使用 Agilent ADS 软件对锁相环路进行了仿真, 验证了所提出的环路相位模型的准确性. 所有的理论推导和仿真结果表明, 建立的 PLL 环路相位模型可以用来实现防撞雷达中 VCO(电压控制振荡器)的线性化, 准确可靠, 利于雷达系统的集成化和高精度.

**关键词:**LFMCW; 非线性 PLL; 线性化; 环路相位模型

**中图分类号:**TN955.21; TN454 **文献标识码:**A

## NOVEL NONLINEAR PLL MODEL AND ITS APPLICATION IN 8MM INTEGRATED AUTOMOBILE ANTI-COLLISION RADAR

REN Cheng-Ming<sup>1</sup>, JING Chang-Ming<sup>1</sup>, SHEN Xiu-Ying<sup>2</sup>, SUN Xiao-Wei<sup>1</sup>

(1. Shanghai Institute of Microsystem & Informational Technology, CAS, Shanghai 200050, China;

2. Department of Electronic Engineering, East China Normal University, Shanghai 200050, China)

**Abstract:** A novel nonlinear PLL which can be used in VCO nonlinearity compensation was presented. By using the SAW (Surface Acoustic Wave) delay line to delay the FMCW signal, the IF signal can be locked on a reference frequency after mixing with the delayed VCO signal frequency and the undelayed. Based on this idea, the loop phase model of this PLL was analyzed and simulated by using Agilent ADS. The CAD simulation results show that this kind of PLL can be used in VCO (Voltage Controlled Oscillator) nonlinearity compensation circuit conveniently.

**Key words:** LFMCW; nonlinear PLL; linearize; loop phase model

### 引言

毫米波汽车防撞雷达系统是近年来汽车主动安全控制研究的热点. 而线性调频连续波(LFMCW)体制应用于毫米波汽车防撞雷达中, 具有调制方式简单、测距测速精度高, 发射功率低等突出优点<sup>[1]</sup>, 在保证足够的线性度的情况下, 这种体制可以提供准确的目标信息, 图 1 是本系统所应用的 35GHz LFMCW 体制汽车雷达系统框图, 由于直接使用 35GHz VCO 具有实现难度大, 调频不准确等缺点, 因而使用上变频体制. 用 1GHz 高线性度 PLL 与

34GHz DRO(介质谐振振荡器)上变频的方式得到 35GHz 高线性度的振荡源.

但是由于 VCO 的非线性效应, 导致雷达系统在探测较远目标时误差很大<sup>[2]</sup>, 其根本原因是 VCO 中变容管的非线性以及 VCO 本身具有的频率起伏. 理想的方法是设计高线性度的 VCO, 例如使用电抗补偿线性校正调整 VCO 谐振回路的拓扑结构, 改变其谐振频率与电调元件之间的函数关系, 实现对 VCO 电调特性的线性校正<sup>[3]</sup>. 它的优点是会增加 VCO 的输出噪声以及限制其电调速度, 缺点是线性校正精度不易保证, 校正后 VCO 电调特

收稿日期:2002-12-11, 修回日期:2003-10-10

基金项目:国家 863 资助项目(2002AA135270)

作者简介:任成明(1978—), 男, 山西介休人, 中国科学院上海微系统与信息技术研究所毕业, 硕士, 现在 Agilent 公司中国区技术支持.

Received Date: 2002-12-11, revised Date: 2003-10-10

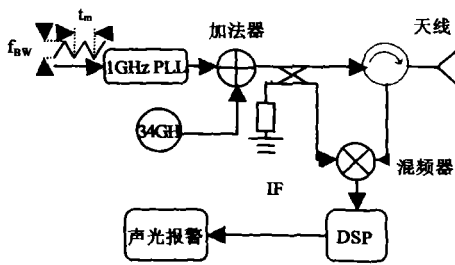


图1 35GHz LFCW 防撞雷达系统简单框图

Fig. 1 Configuration of 35GHz LFCW automobile anti-collision radar system

性的波纹起伏较大,而且不易调试。

有人提出使用 DSP 或 FPGA 来实现 VCO 闭环修正,这种方法利用了预失真的原理,将输入 VCO 的三角波调制信号通过 DSP 或 FPGA 的反馈回路进行预失真,即取 VCO 输入输出的反函数来作为调制函数,这种方法原理较简单,实现难度不大<sup>[4]</sup>,但是对 DSP 或 FPGA 的处理速度要求很高,尤其是在微波、毫米波段,否则就不能实现 VCO 的实时校正,但这无疑会大大增加硬件成本,也不容易实现集成。

锁相环电路(PLL)在雷达和通信系统的广泛应用,而且成本低、易集成,可以有效降低系统相位噪声,提高频率稳定度,因而本文提出了一种应用锁相环来实现 VCO 的非线性补偿的新方法,这个系统包括锁相环路和一个下变频器。如图2所示,这个环路可以调整 VCO 的调频带宽,从而提高系统的信噪比(SNR)。第1节从理论上建立了该环路的相位模型,并对比做了理论分析,第2节给出了非线性 PLL 环路相位模型的系统仿真分析以及实现 VCO 非线性补偿的原理;第3节给出了理论分析和 CAD 仿真分析后的结论。

## 1 非线性 PLL 环路相位模型的建立与理论分析

### 1.1 非线性 PLL 原理

本文提出的 VCO 非线性补偿电路如图2所示。它包括一个方波发生器(SQR)、晶体振荡器(LO)、鉴相器(PD)、环路滤波器(LP)、加法电路、积分电路、RF VCO、SAW(声表面波)延迟线( $\tau$ )、混频器及其滤波电路。系统加电以后由方波发生器经过积分以后送到 RF VCO 产生一调频信号,由于信号的延迟,不同时刻的 VCO 输出不同的频率,因而混频器输出中频信号,它的频率与延迟线的长度以及 VCO 的调频速度、VCO 线性度有关,理论上讲,如果 VCO

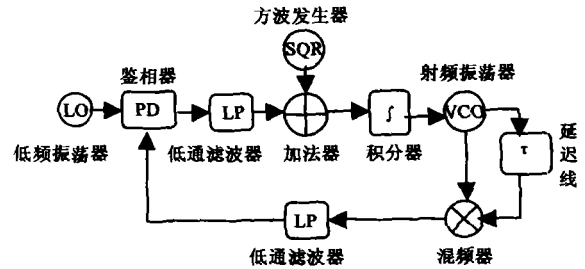


图2 非线性补偿系统的系统框图

Fig. 2 Configuration of nonlinear compensation system

是严格线性的,该混频器输出的中频信号为一恒定值,反之,如果锁相环路可以将该信号锁频在晶振的参考频率上,那么 RF VCO 的输出信号将是线性的<sup>[5]</sup>。

如果 RF VCO 输出非线性信号,混频器的中频信号和参考信号经过鉴相器后输出一误差信号,该信号经过与方波信号的叠加积分后将实时改变 RF VCO 的调频波形从而使输出频率朝着误差信号减少的方向变化,而中频信号向参考信号频率变化,由此便得到了线性的 VCO 输出信号。

由三角波调频的原理可得方波信号周期  $t_M$  与调频带宽  $f_{BW}$ 、延迟时间  $\Delta t$ 、晶振信号频率  $f_L$  的关系为:

$$t_M = 2 \times \Delta t \times \frac{f_{BW}}{f_L} \quad (1)$$

由式(1)可得需要的晶振频率  $f_L$ ,即后面所提到的锁相环路输入鉴相器的参考频率。

### 1.2 非线性补偿系统的环路相位模型

传统的 PLL 电路使用分频器来实现 VCO 的输出反馈,但在微波毫米波频段分频器的实现有一定的难度,而且由于需要很高的分频比,必然导致环路锁定的精度不够。对于 LFCW 而言,需要连续的线性 VCO 输出,而传统的 PLL 只能实现跳跃式的频率变化,这对后端接收机、信号处理的要求很高,因此可以考虑使用延时混频的方法,依靠锁定时差导致的频差来实现 VCO 的频率连续的变化。

图3给出了传统的 PLL 环路相位模型<sup>[6]</sup>,图4给出了本文提出的非线性 PLL 环路相位模型。图中 LO 为本地参考信号,SQR 为方波, $\frac{1}{p}$ 为积分算子, $p$ 为微分算子。

由图3可得:

$$\theta_e(t) = \theta_1(t) - \frac{k_0 U_d \sin[\theta_e(t)]}{p} \quad (2)$$

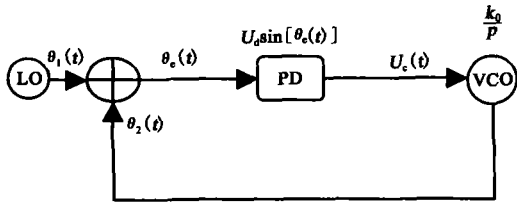


图3 线性 PLL 环路相位模型  
Fig. 3 Loop phase model of linear PLL

由图4 可得:

$$\theta_2(t) = \frac{k_0}{p} U_c(t), \quad (3)$$

$$U_c(t) = \frac{A \times \{ U_d \sin[\theta_e(t)] + h \}}{p}, \quad (4)$$

$$\theta_e(t) = \theta_1(t) - [\theta_2(t) - \theta_2(t - \Delta t)]. \quad (5)$$

由式(3), (4), (5) 可得:

$$\theta_e(t) = \theta_1(t) - \left\{ \frac{k_0 A \{ U_d \sin[\theta_e(t)] + h \}}{p^2} - \frac{k_0 A \{ U_d \sin[\theta_e(t - \Delta t)] + h \}}{p^2} \right\}$$

$$p\theta_e(t) = p\theta_1(t) - \left\{ \frac{k_0 A \{ U_d \sin[\theta_e(t)] + h \}}{p} - \frac{k_0 A \{ U_d \sin[\theta_e(t - \Delta t)] + h \}}{p} \right\}$$

$$\frac{\partial \theta_e(t)}{\partial t} = \frac{\partial \theta_1(t)}{\partial t} - \left\{ \int_0^t k_0 A \{ U_d \sin[\theta_e(t)] + h \} dt - \int_0^{t-\Delta t} k_0 A \{ U_d \sin[\theta_e(t - \Delta t)] + h \} dt \right\}$$

由于  $\frac{\partial \theta_1(t)}{\partial t} = \Delta\omega_0 + \frac{\partial \theta_1(t)}{\partial t}$ , 在 LO 为固定频率时,

$$\frac{\partial \theta_1(t)}{\partial t} = 0,$$

左边  $\frac{\partial \theta_e(t)}{\partial t}$  为瞬时频差, 记为  $\Delta\omega$ .

右边  $\frac{\partial \theta_1(t)}{\partial t} - hA\Delta t$  为由于 VCO 并非严格的线性化

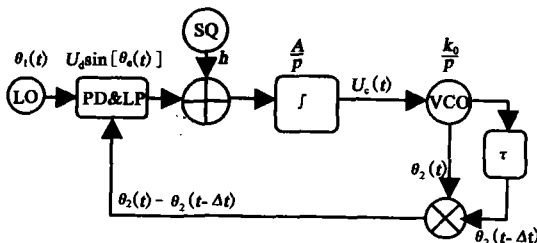


图4 非线性 PLL 环路相位模型  
Fig. 4 Loop phase model of nonlinear PLL

导致的非线性频差, 记为  $\Delta\omega_{非}$ .

右边  $(\int_0^t k_0 A U_d \sin[\theta_e(t)] dt - \int_0^{t-\Delta t} k_0 A U_d \sin[\theta_e(t - \Delta t)] dt)$  为由锁相环带来的控制频差, 记为  $\Delta\omega_{控}$ .

所以有  $\Delta\omega = \Delta\omega_{非} - \Delta\omega_{控}$ , 当环路锁定即 VCO 为严格线性化时,  $\Delta\omega = \Delta\omega_{非} - \Delta\omega_{控} = 0$

即:

$$\Delta\omega_{非} - \Delta\omega_{控} = \Delta\omega_0 - hA\Delta t$$

$$-\int_0^t k_0 A U_d \sin[\theta_e(t)] dt - \int_0^{t-\Delta t} k_0 A U_d \sin[\theta_e(t - \Delta t)] dt = 0, \quad (6)$$

$$\Delta\omega_0 - hA\Delta t = \int_0^t k_0 A U_d \sin[\theta_e(t)] dt - \int_0^{t-\Delta t} k_0 A U_d \sin[\theta_e(t - \Delta t)] dt.$$

令上式左边等于  $\alpha$ , 并令  $f(x) = \int_0^x k_0 A U_d \sin[\theta_e(x)] dx$ , 上式右边变为  $f(t) - f(t - \Delta t)$ , 即:  $f(t) - f(t - \Delta t) = \alpha$ , 由于此处  $\Delta t \ll t$ , 故可认为此函数为等差函数, 有  $f(t) = f(0) + (\frac{t}{\Delta t} - 1) \times \alpha$ , 两边求导

得:  $\sin[\theta_e(t)] = \frac{\alpha}{\Delta t \times k_0 A U_d} \leq 1$ , 等式成立时有:

$$U_d = \frac{\alpha}{\Delta t \times k_0 A}. \quad (7)$$

式(7)中  $U_d$  为鉴相器经滤波后的信号幅度, 也需要输入积分器的信号幅度, 在本系统中为需要补偿 VCO 非线性需要的信号幅度,  $\alpha$  为延时混频后由于非线性造成的频偏,  $\Delta t$  为延时时间,  $k_0$  为调频灵敏度 (MHz/V),  $A$  为积分器增益. 由此公式可得出对应频偏  $\alpha$ , 应有  $U_d$  的鉴相器输出来补偿 VCO 的非线性.

## 2 系统仿真及分析

### 2.1 系统仿真原理图

本文应用 Agilent ADS 软件对本文提出的非线性 PLL 作了仿真, 利用包络仿真和瞬态仿真, 对环路的频率特性和瞬态波形进行分析.

系统参数: VCO 中心频率: 1.050GHz; VCO 控制灵敏度  $k_0$ : 100MHz/V; VCO 最大非线性度: 5%; 三角波频率: 0.5MHz; 三角波幅度: 0-1V

依据上一节的理论分析及式(7)  $U_d = \frac{\alpha}{\Delta t \times k_0 A}$

在本系统中, 若延时为 100nsec, 在 VCO 为线性

NONLINEARITY COMPENSATION CIRCUIT SIMULATION FOR VCO

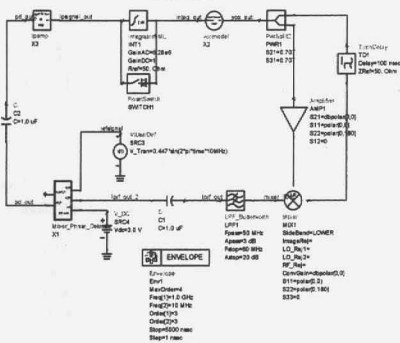


图5 ADS 仿真 VCO 非线性补偿电路拓扑图  
Fig.5 Topological figure of VCO nonlinearity compensation circuit simulation by ADS

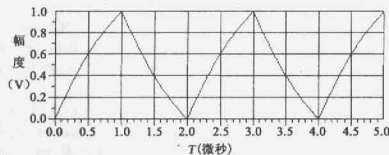


图6 非线性三角波构造非线性 VCO 的输出特性曲线  
Fig.6 Construction of nonlinear VCO with nonlinear triangle wave

时混频输出频率约为 10MHz,若非线性最大偏差为 5%,即  $10\text{MHz} \times 5\% = 0.5\text{MHz}$ ,  $\Delta t = 100\text{nsec}$ ,  $k_0 = 100\text{MHz}/\text{V}$ ,  $A = \frac{1}{1000\text{nsec}}$ , 有  $U_d = 0.05\text{V}$ . 即 0.05V 时可满足环路锁定的条件.

### 2.1.1 非线性 VCO 的构造

由于 ADS 中的 VCO 模型是严格线性的, 本文利用三角波加正弦波的方法模拟非线性的三角波, 从而得到非线性的 VCO, 因此, 校正的目的就是校正此非线性的三角波.

由于需要构造非线性度为 5% 的非线性 VCO, 所以选择幅度为 0.1V 的正弦波, 因为它和三角波相加再经过线性拟合后的最大非线性度为 5%. 图 6 为非线性的三角波波形.

### 2.1.2 延迟混频

选用 100ns 的延迟. 图 7 为混频器经滤波后的

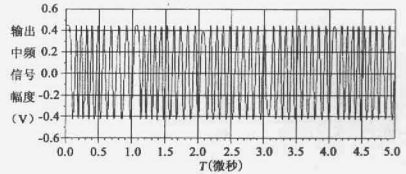


图7 延迟混频后的输出中频时域波形  
Fig.7 Output IF wave in time domain after delaying and mixing

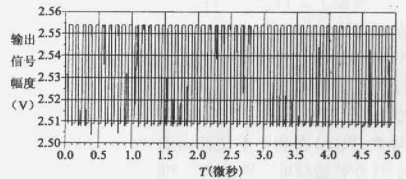


图8 鉴相器正向输出信号  
Fig.8 Output wave of PD

波形.

### 2.1.3 鉴相器

本系统选用 Gilbert Cell 混频器作为鉴相器. 图 8 为未经滤波的鉴相器正向输出波形.

### 2.1.4 锁相环路及反馈电路

使用 ADS 中现有的低通滤波器模型, 再加比例放大器, 输入到积分器. 由积分系数为  $A = \frac{1}{1000\text{ns}}$  的积分器积分后输入到非线性 VCO 的校正输入端.

### 2.2 仿真结果讨论

比较在积分以前的反馈信号幅度  $V_{\text{correct}}$  分别为 0.025V, 0.05V, 0.075V, 0.1V 时的校正三角波线性度:

表1 校正信号幅度分别时 0.025V, 0.050V, 0.075V, 0.100V 时 VCO 的调频线性度

Table 1 The linearity after being corrected with the correct voltage of 0.025V, 0.050V, 0.075V or 0.100V

$V_{\text{correct}}(\text{V})$	线性度
校正前	5%
0.025	2.7%
0.050	0.4%
0.075	4%
0.100	4.5%

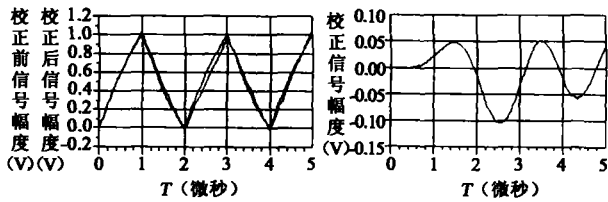


图9  $V_{\text{correct}}=0.05\text{V}$  时的 VCO 输入三角波波形,校正前的三角波波形,校正信号波形

Fig.9 Input triangle wave, triangle wave before correcting and correct signal of VCO when  $V_{\text{correct}}=0.05\text{V}$

由表 1 可以看出,当积分器输出幅度为 0.5V 的信号时,非线性的三角波得到了最好的校正,此时 VCO 的输入三角波及校正前的三角波波形如图 10. 由此可证明在 2.1 依据式(7)所作的计算是正确的,也就证明了上一节所推出的环路相位模型的正确性.因此,在利用本文提出的非线性 PLL 作 VCO 的线性补偿时可以根据式(7)调整鉴相器输出后加的滤波环路使输出幅度达到  $U_d$ ,这样就可以方便地使环路锁定.

### 3 结论

由于传统的线性 PLL 应用于 LFM CW 雷达系统时有很大的弊端,而且无法实现 VCO 线性化的要求,本文提出了一种非线性的 PLL 用于实现 VCO 的

非线性补偿,理论分析了其环路相位模型以及实现原理.并使用 Agilent ADS 对非线性 PLL 用于毫米波上变频 VCO 线性化的电路做了模拟和仿真,证实了所推导出的非线性 PLL 环路相位模型的正确性,为 LFM CW 雷达系统线性 VCO 的实现和实用化打下了基础.

### REFERENCES

- [1] DING Lu-Fei, ed. *The Principle of Radar* [M]. Xi'an: XiDian University Publish House, (丁鹭飞主编, 雷达原理. 西安: 西安电子科技大学出版社), 1984
- [2] HU Xiang, RUAN Wen-Jie, Analysis of the Influence of the range resolution of the Influence of the range resolution of the nonlinearity in LFM CW Radar [J], *Modern Radar*, (胡翔, 阮文杰. LFM CW 雷达的调频非线性对距离分辨率的影响. 现代雷达), 1998, 5: 26—30
- [3] FENG Jian-Xiong, WANG Xue-Gang, XIANG Jing-Cheng. 3 Millimeter wave linear frequency modulated source with high linearity [C], 1998 *IEEE radio frequency integrated circuits symposium, IEEE electron devices, IEEE microwave theory and techniques societies, Baltimore, Maryland, USA, 1998, 638—641*
- [4] KANG B, KWON H J, MHEEN B K, et al. Nonlinearity compensation circuit for voltage-controlled oscillator operating in linear frequency sweep mode [J], *IEEE Microwave and Guided Wave Letters*, 2000, 10: 537—539
- [5] ZHANG Jue-Sheng, ZHENG Xu-Yu, WANG Xin-Ping, *Phase Lock Technology* [M], Xi'an: XiDian University Publish House (张厥盛, 郑续禹, 万心平, 锁相技术, 西安, 西安电子科技大学出版社), 2002