

文章编号:1001-9014(2011)05-0475-06

用于无线互连的片上天线金属干扰分析与设计规则

何小威, 张民选, 李晋文

(国防科技大学 计算机学院微电子与微处理器研究所, 湖南 长沙 410073)

摘要:定性分析了金属互连线、电源网格、散热与封装以及金属 Dummy Fills 对 2 mm 长、30 μm 宽的片上偶极天线对工作特性的影响. 通过在硅衬底和散热金属之间引入 0.35 mm 厚的金刚石介质材料使天线的传输增益在 20 GHz 时提高了 9 dB. 为研究这些金属结构和布局对集成偶极天线对的传输增益、相位、阻抗及辐射特性带来的干扰, 使用三维电磁场软件 HFSS 进行了全面模拟, 根据实验结果与分析借助数值拟合的方法得出了天线对增益大小及相位在金属干扰环境下的若干线性经验公式, 总结了一套面向无线互连的片上天线设计规则.

关键词:片上天线; 无线互连; 数值拟合; 传输增益

中图分类号: TN4 文献标识码: A

Metal interference analysis and design rules of on-chip antennas for wireless interconnection

HE Xiao-Wei, ZHANG Min-Xuan, LI Jin-Wen

(Institute of Microelectronics, School of Computer, National University of Defense Technology, Changsha 410073, China)

Abstract: The impacts of on-chip metal connective lines, power grids, heat sink along with packaging, and dummy fills on a 2 mm-long, 30 μm -wide on-chip dipole antenna pair characteristics were investigated with qualitative analysis. On-chip antenna pair transmission gain has been improved by 9 dB at 20 GHz by employing a 0.35 mm thick diamond layer between silicon substrate and heat sink. Extensive simulations were performed by three-dimensional software HFSS to explore the interfering effects of these metal structures and placements on the transmission gain, phase, impedance and radiation pattern for integrated dipole antenna pair. According to the results of experiment and simulations, several empirical linear formulas for antenna pair gain and phase in interfering circumstances were obtained using numerical fit. A set of design rules for on-chip antenna was summarized for wireless interconnection.

Key words: on-chip antenna; wireless interconnection; numerical fit; transmission gain

PACS: 84.40. Ba

引言

随着现代 CMOS 工艺的飞速发展, 硅基集成电路的工作频率早已超过了 10 GHz, 而且还在不断上升, 这给片上集成天线的无线互连与通信应用提供了非常有利的条件. 文献[1]对使用片上天线进行无线互连的可行性进行了论证并指出了潜在的挑战. 文献[2]针对片间的无线互连和通信应用, 实现了一个工作在 24 GHz 的阶梯型反射天线阵列, 能够调整片上偶极天线的辐射方向从而有效抑制集成天线给其它电路造成的干扰. 目前 CMOS 普通硅衬底

片上天线最重要的缺陷是增益过低、易受干扰. 正如文献[1], [3~5]所述, 片上天线附近会存在各种形状、用途的金属线, 例如互连信号线、电源网格、散热与封装、Dummy Fills 等结构, 这可能会严重影响片上天线的传输增益、相位以及输入阻抗等工作特性.

文献[5]给出了片上天线对传输增益的幅度、相位和阻抗随周围金属距天线的距离表达式, 并给出了有电源网格存在情况下天线的若干设计规则. 文献[3]表明, 电源网格和数据线对片上天线对的传输增益、相位和输入阻抗有较大影响. 文献[6]通过定性分析金属干扰提出了相应的设计规则, 文献[7]基

收稿日期: 2010-08-31, 修回日期: 2010-12-23

基金项目: 国家自然科学基金(61076025)

作者简介: 何小威(1980-), 男, 湖北宜城人, 国防科技大学计算机学院博士, 主要从事模拟和射频集成电路的设计与研究, E-mail: xw_he1980@163.com.

Received date: 2010-08-31, revised date: 2010-12-23

于片上天线实现了封装芯片内的无线互连,指出了封装效应对片上天线带来的潜在影响但未作进一步的研究分析,文献[8]研究了 IC 封装金属与集成天线的相对位置变化对片上天线特性造成的影响.然而,这些已有的定性分析不够全面,所设计天线的传输增益依然较低,应用范围较窄.本文通过在硅衬底和散热金属之间引入金刚石介质大幅提高了天线增益,较为全面地研究了片上天线周围各种金属结构和布局对片上天线特性产生的干扰影响,并用三维电磁场软件 HFSS 进行了大量详细的模拟.

1 片上偶极天线模型及模拟实验条件

偶极天线简单易于模拟,非常适合用于无线互连.图 1 给出了一个 2 mm 长、30 μm 宽的硅基线性偶极天线对的 HFSS 模型.为了降低衬底损耗、提高天线对的传输增益,片上偶极天线采用顶层金属铝实现.

由于金刚石具有良好的导热性(导热系数为 138W/m-K)和较大的介电常数(相对介电常数为 16.5).而且,采用热丝化学汽相淀积(HFCVD)法可以生长出电学性质和天然金刚石十分相似的金金刚石薄膜^[9].本文提出在硅衬底和散热金属铝之间引入一层薄的金刚石介质,用于提高天线的传输增益.

本文选取一个 2 mm 长、30 μm 宽、间距为 1 mm 的硅基线性偶极天线对作为实验对象,采用 Ansoft 公司的三维电磁模拟软件 HFSS 在 10 ~ 40 GHz 频率范围内进行了大量的模拟实验.文中所有实验的硅衬底大小统一设置为 4 mm \times 4 mm.此外,在硅衬底下用相同尺寸的金铝代表散热金属.实验环境所需的详细参数见表 1.

表 1 0.18 μm CMOS 工艺下的模拟实验参数

Table 1 Experimental parameters for simulation under a 0.18 μm CMOS process

层	厚度(μm)	介电常数	传导率(S/m)
钝化层	1	7.9	0
氧化层	10.9	4	0
顶层金属 Al(M6)	2.17	1	28 000 000
硅衬底	350	11.9	10
金刚石介质	350	16.5	0
散热金属(Al)	400	1	28 000 000

2 金属干扰模拟与分析

2.1 互连金属线的影响

平行、垂直于天线的互连金属是最常见的一种干扰结构,金属互连线的尺寸、数量、间距以及金属

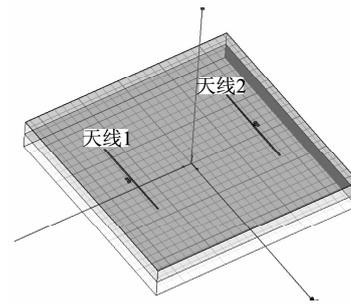


图 1 片上偶极天线对的 HFSS 模型

Fig. 1 HFSS model of on-chip dipole antenna pair

层数都可能会对片上天线的特性产生不同的影响.图 2 给出了两种典型的平行和垂直天线的干扰金属结构平面示意图,其中 L 、 W 分别表示金属的长度和宽度,金属个数为 N ,间距为 D .为便于比较,把没有任何金属干扰结构存在的偶极天线对记为理想结构,如图 1 所示.

2.1.1 顶层平行互连金属线对天线传输特性的影响

图 2(a)所示的金属结构与天线平行,因此极有可能阻挡片上天线的增益传输.固定金属宽度 W 为 5 μm ,金属与天线的最小距离为 100 μm ,金属长度 L 变化时所对应的天线传输增益如图 3 所示.由图可知,当 L 小于 1000 μm 时,天线传输增益受 L 的影响不大,在 10 ~ 25 GHz 低频段, L 越小所获得的增益越高;在 25 ~ 40 GHz 高频段则相反.当 L 大于 1000 μm 时,天线增益在 10 ~ 40 GHz 范围内不再单调上升,并且最高传输增益大幅降低,例如 L 为 2000 μm 或者 3000 μm 时,天线的峰值增益约为 -41 dB,比 L 为 1000 μm 时的增益降低了 22 dB.这是由于并行金属较长时严重干扰了电磁波的传播,大部分前向波束(图 1(b)中的路径 1)被金属反射,并可能和其它前进波束相互抵消,从而导致天线

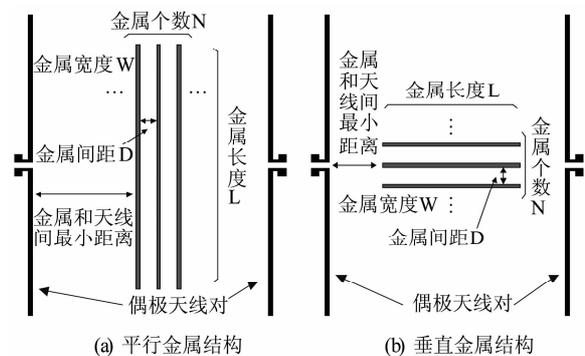


图 2 片上天线对之间的(a)平行、(b)垂直互连金属结构
Fig. 2 (a) Parallel and (b) vertical interconnect metal structures located between on-chip antenna pair

传输增益的大幅下降.

针对 L 小于 $1000 \mu\text{m}$ 时的情况,天线的传输增益和频率呈现近似线性关系,为指导版图设计,经过数值拟合得出片上偶极天线对的传输增益经验公式如下.

$$G_a(\text{dB}) = -84.5 + 3.69 \times f - 0.053 \times f^2 \quad (1)$$

其中, G_a 是片上偶极天线对的传输增益, f 是频率,下同. 在 18 GHz 频率点上,当 L 小于 $1500 \mu\text{m}$ 时,天线的传输增益几乎随 L 线性变化,这时的增益可由以下经验公式求出. 由公式可见, L 每增加 $100 \mu\text{m}$ 增益降低约 0.28 dB .

$$G_a(\text{dB}) = -34.86 - 0.0028 \times L \quad (2)$$

鉴于片上偶极天线对的传输增益和金属长度 L 及频率都呈现近似线性关系,融合(1)、(2)两式进一步拟合得出 L 小于 $1500 \mu\text{m}$, 频率低于 20 GHz 时片上偶极天线对的传输增益表达式如下.

$$G_a(\text{dB}) = -61.6 + 1.74 \times 10^{-3} \times L + 0.4 \times f + 5.8 \times 10^{-2} \times f^2 \quad (3)$$

当长度 L 变化时天线的辐射方向图也存在和增益类似的变化趋势,例如 $L = 3000 \mu\text{m}$ 时开始出现较为明显的非对称辐射,如图 4(a) 所示. 根据模拟结果, L 变化时输入损耗 S_{11} 所受的影响不大, L 较大时谐振频率略有偏移,如图 4(b) 所示.

因此,互连金属线与天线平行时其长度 L 最好不要超过天线长度的一半. 和理想结构相比,较短的互连金属虽然在一定程度上恶化了天线的特性,但依然在可容忍的范围内,通过插入金刚石介质可使天线的传输增益得到弥补.

根据模拟,图 2(a) 情况下互连金属的宽度 W

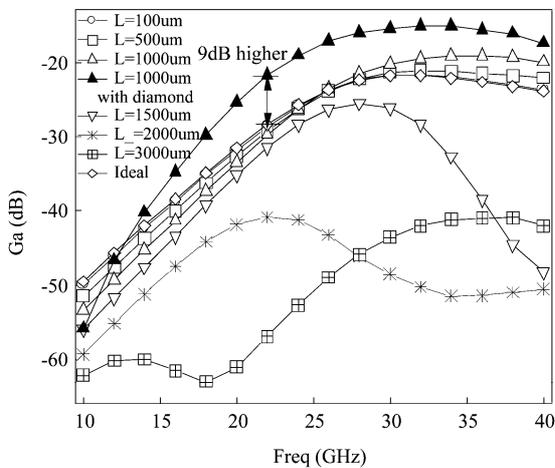


图3 不同 L 下片上天线对的传输增益
Fig.3 The transmission gains of on-chip antenna pair with various L

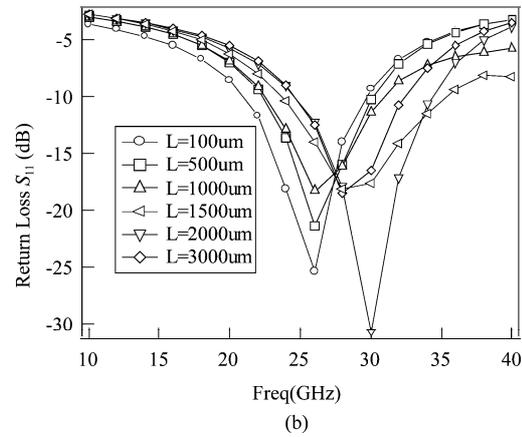
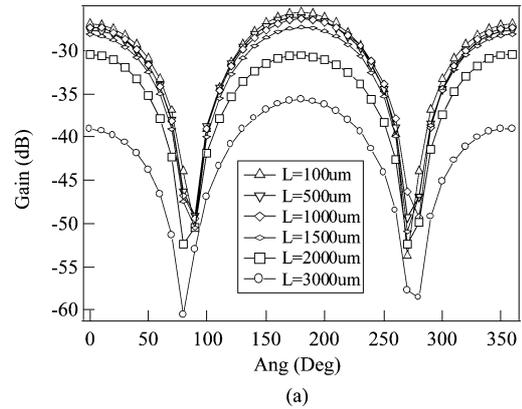


图4 不同 L 下片上天线对的 (a)辐射方向图 (b)输入损耗 S_{11}

Fig.4 (a)The radiation patterns (b)return losses S_{11} and

在 $5 \mu\text{m} \sim 100 \mu\text{m}$ 之间变化时,金属线的间距 D 在 $50 \mu\text{m}$ 、 $100 \mu\text{m}$ 、 $200 \mu\text{m}$ 情况下模拟所得的增益、阻抗和相位曲线几乎无差异,所以互连金属线宽度和间距的影响可以忽略. 图 5(a) 给出了 L 为 $1000 \mu\text{m}$ 、 W 为 $5 \mu\text{m}$ 的平行互连金属线与天线最小距离分别为 $10 \mu\text{m}$ 、 $50 \mu\text{m}$ 、 $100 \mu\text{m}$ 、 $200 \mu\text{m}$ 时天线增益和相位所受的影响. 在低频阶段,天线和金属互连线最小距离越大,天线的传输增益就越高,相位影响也较小;高频时天线和金属互连线最小距离过小容易导致增益降低,相位变化较大. 为了使高频时天线的增益不发生明显下降并兼顾相位不发生明显跳跃,金属线和天线之间的最小距离需大于 $50 \mu\text{m}$. 在满足这一条件下,增益 G_a 的大小、相位与频率之间的近似表达式如下.

$$G_a(\text{dB}) = -87.4 + 3.77 \times f - 0.052 \times f^2 \quad (4)$$

$$\text{Phase}(\text{Deg}) = 14.2 + 22 \times f - 1.157 \times f^2 + 0.0121 \times f^3 \quad (5)$$

2.1.2 顶层垂直互连金属线对天线传输特性的影响

在这种情况下,当互连金属线的两端和天线之

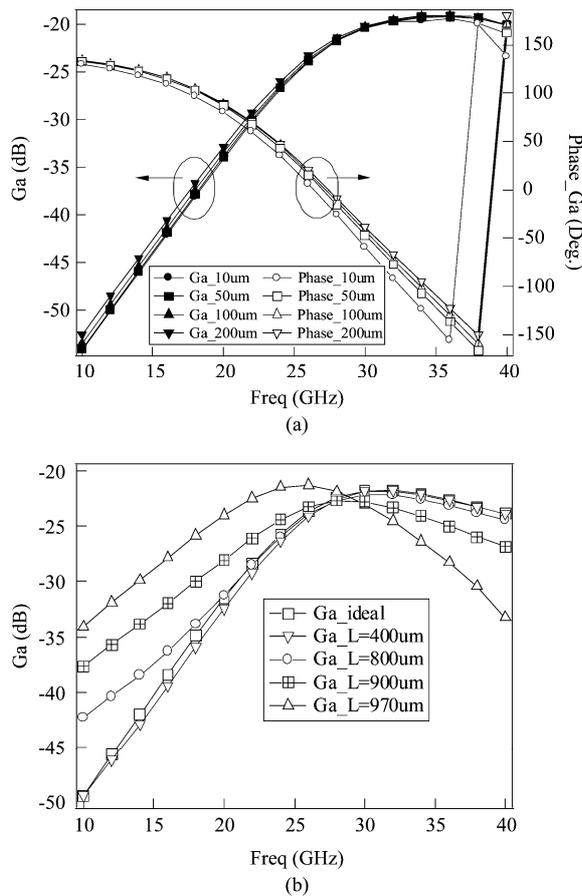


图5 (a)片上天线和金属最小距离不同时传输增益及相位 (b)垂直金属干扰情况下 L 变化时片上天线对的传输增益

Fig.5 (a) The transmission gains and phases of on-chip antenna pair with different minimal distances between metal and on-chip antennas (b) The transmission gains of on-chip antenna pair with various L under vertical metals

间的垂直距离大于 $100\ \mu\text{m}$ 时,其长度、宽度对天线的增益等特性影响都非常微弱,与理想结构下的增益基本吻合.当互连金属线的两端离天线较近时(小于 $100\ \mu\text{m}$)仅对天线的增益产生明显影响, $5\ \mu\text{m}$ 宽、间距为 $100\ \mu\text{m}$ 的 21 条垂直金属互连线在长度 L 不同的情况下对片上偶极天线对增益的影响如图 5(b) 所示. $L = 970\ \mu\text{m}$ 时,低频段天线的增益获得较大提升,但高频段增益急剧下降.相比于图 2(a) 情况下的金属结构,图 2(b) 情况下的互连金属结构给片上天线的设计带来更多的灵活性.

2.2 电源网格的影响

电源网格作为芯片内一种大量的金属阵列结构,可能给天线特性带来灾难性的影响.电源网格的密度、金属层数、网格金属是否置于天线正下方都是需要考虑的因素.根据前面的分析,为保证天线的传输特性不受大幅度影响,电源网格和天线之间的最

小距离需大于 $100\ \mu\text{m}$.

图 6 给出了长为 $2000\ \mu\text{m}$ 、宽为 $5\ \mu\text{m}$ 、网格大小为 $100\ \mu\text{m} \times 100\ \mu\text{m}$ 的金属网格对天线增益的影响.和理想结构相比,采用顶层金属(M6)或者次顶层金属(M5)实现的电源网格极大地削减了天线的传输增益,在 $26\ \text{GHz}$ 时增益降低了 $12\ \text{dB}$.这表明电源网格的布局最好远离片上天线,至少在片上偶极天线对之间布置电源网格是不可取的.

图 7(a) 给出了天线正下方的次顶层电源金属在长度为 $2000\ \mu\text{m}$ 、宽度变化时天线增益所受的影响.由图可知,随着电源金属宽度的减小,天线增益有所增加,但和理想结构相比还有较大差距.固定电源金属的宽度为 $50\ \mu\text{m}$,长度变化时所得的天线特性如图 7(b) 所示.可知金属长度低于 $500\ \mu\text{m}$ 时,天线的增益和 S_{11} 所受的影响尚在可接受的范围内;当金属长度超过 $1000\ \mu\text{m}$ 时,天线的增益和 S_{11} 就会被严重干扰,这表明在片上偶极天线的正下方仅能放置尺寸较小的电源金属.

2.3 散热与封装金属的影响

现代芯片的散热器这块大金属离片上天线非常近,因此会严重恶化天线的性能.一种可能的办法是在硅衬底和散热金属之间增加隔离层,文献[6, 10]中分别选择插入 $0.76\ \text{mm}$ 厚的 AlN 介质和 $2\ \text{cm}$ 厚的木块,用于削弱散热金属的干扰.由于金刚石具有良好的导热性和高介电常数,本文提出使用金刚石在硅衬底和散热金属之间进行隔离,提高片上天线的传输增益.

图 8(a) 比较了几种介质在 $10 \sim 40\ \text{GHz}$ 范围内对提高天线增益所带来的好处.与硅衬底和散热金

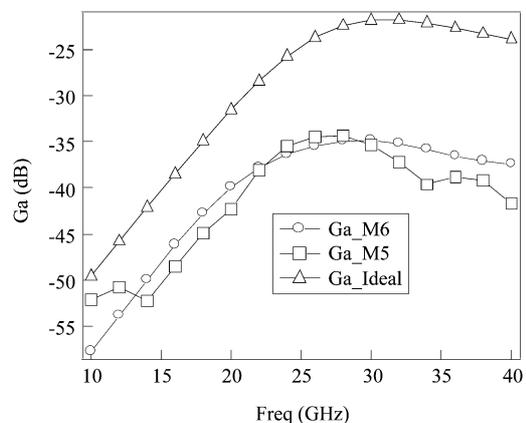


图6 不同金属层的电源网格对片上天线对传输增益的影响

Fig.6 The impacts of power grids with different metal levels on transmission gain of on-chip antenna pair

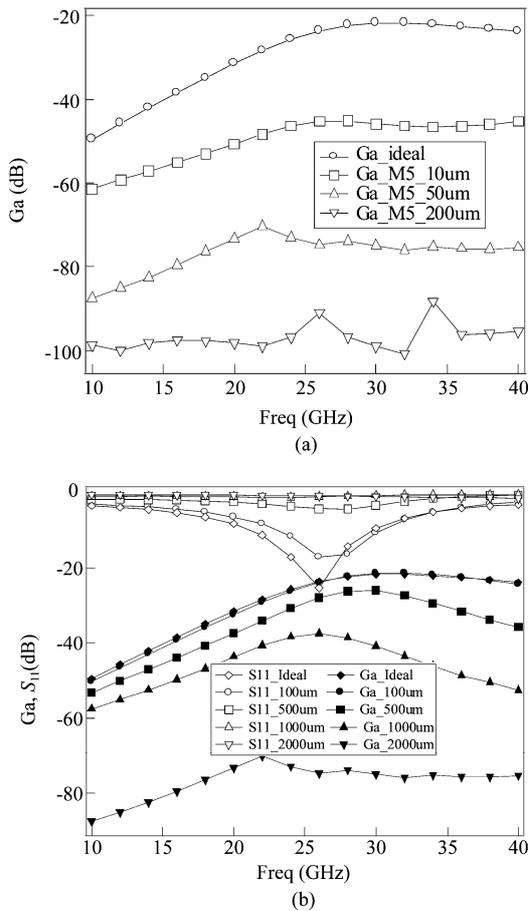


图7 (a)正下方放置各种宽度电源金属时片上天线对的传输增益 (b)正下方放置 50 μm 宽、长度不同的电源金属时片上天线对特性

Fig.7 (a) The transmission gains of on-chip antenna pair when power metals with different widths are placed under on-chip antennas (b) characteristic of on-chip antenna pair when power metals with 50 μm width but different lengths are placed under on-chip antennas

属直接相连情况相比,插入介质后片上偶极天线对的传输增益都得到了大幅度提高. 在 20 ~ 40 GHz 范围内,插入 0.35 mm 厚的金刚石介质所得的天线对传输增益最高,比不插入任何介质情况下的增益在 22 GHz 时高 9 dB.

无线互连所面临的一个非常严峻的挑战就是封装时引入的大量金属,例如焊球、顶层平面金属等,这些金属会潜在地干扰无线互连的功能. 图 8(b) 为封装顶层平面金属与片上天线之间的距离改变时,天线增益随频率的变化曲线. 由图可知在大部分频率点上,封装金属离片上天线越远,天线对的传输增益相对来说则越高. 图 8(c) 可知,增益 G_a 的相位几乎不受距离的影响,但 S_{11} 的相位仅在 22 GHz 以下的频率范围内不受距离的影响. 在频率大于 26

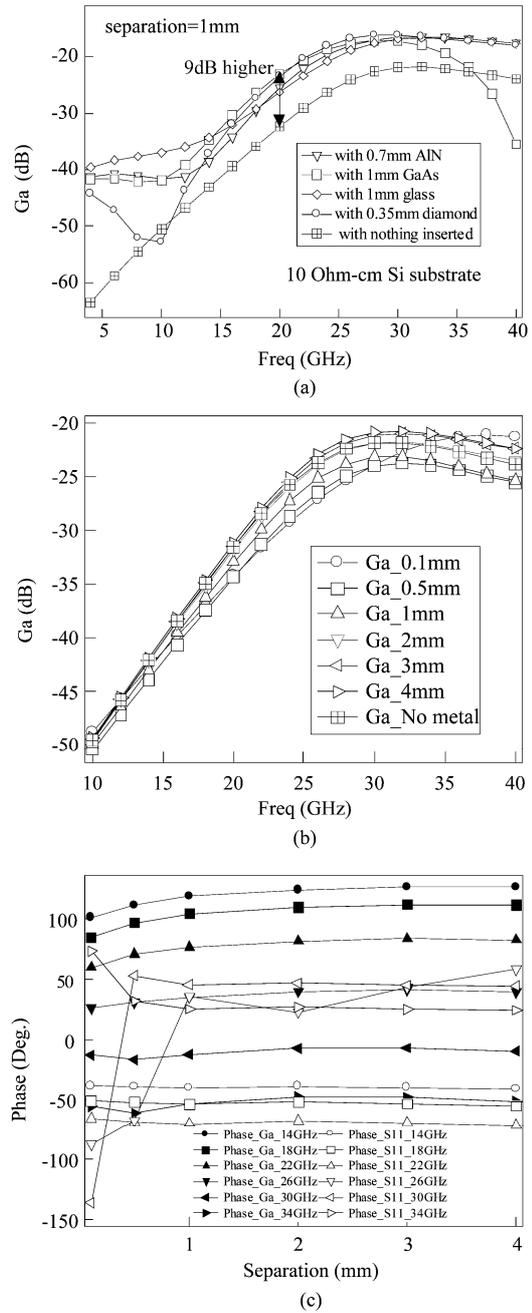


图8 (a)在硅衬底和散热金属之间引入不同介质时片上天线对的传输增益 (b)封装顶层金属位置改变时对片上天线对传输增益的影响 (c)封装顶层金属位置改变对 G_a 与 S_{11} 的相位影响

Fig.8 (a) The transmission gains of on-chip antenna pair when different media are employed between silicon substrate and heat sink (b) The impacts of the location variations of top metal for packaging on transmission gain of on-chip antenna pair (c) The impacts of the location variations of top metal for packaging on phases of G_a and S_{11}

GHz、天线和封装金属距离小于 1 mm 时, S_{11} 的相位跳跃较大. 这是由于封装金属和天线距离较近时近场耦合增强,干扰了 S_{11} 的正常相位. 为兼顾增益大

小及 S_{11} 的相位不受封装金属影响,天线与顶层封装金属之间的距离需大于 1 mm。满足该要求下,增益 G_a 的相位随频率的变化关系可由式(6)近似给出。频率大于 18 GHz 时,拟合所得的相位经验线性表达式如式(7)所示。

$$\text{Phase(Deg)} = 13.7 + 22 \times f - 1.17 \times f^2 + 0.014 \times f^3, \quad (6)$$

$$\text{Phase(Deg)} = 297 - 10 \times f. \quad (7)$$

2.4 金属 Dummy Fills 的影响

为了满足现代 CMOS 电路流片对密度、匹配等工艺参数的要求,全定制版图通常会人为地加入一些哑填充单元,例如尺寸为 $30 \mu\text{m} \times 30 \mu\text{m}$ 、间距为 $50 \mu\text{m}$ 的顶层金属 Dummy Fills。它使天线的传输增益在 28 GHz 以下相比理想结构略微有所降低,降幅在 1 dB 左右,超过 30 GHz 时增益则完全不受影响;输入损耗(S_{11})在达到最小值时和理想结构相比频率偏移了 2 GHz。改变这类金属哑单元的尺寸和间距,或者使其分布在天线对附近的区域时,所得结果非常相似,限于篇幅此处略去相应的模拟波形。

3 上天线设计规则

实际应用中为减小各种金属结构对天线增益、相位及阻抗的干扰影响,便以合理进行版图规划,根据上节的分析结果总结归纳了一套片上偶极天线对的设计规则,概括如下:

- 片上天线对之间可布局长度不超过天线长度的一半的平行金属线;金属线的宽度、间距对天线特性的影响可以忽略;为保证高频增益幅度同时兼顾相位不发生明显跳跃,金属线与天线之间最小距离需大于 $50 \mu\text{m}$;

- 片上天线对之间可以布局垂直于天线的金属互连线,当金属线两端与天线之间的距离大于 $100 \mu\text{m}$ 时,金属线的长度、宽度和间距对天线特性的影响均可以忽略;当金属线两端与天线之间的距离小于 $100 \mu\text{m}$ 时,金属线提升低频增益但削弱高频增益;

- 在天线对之间的区域内应尽量避免布局电源网格金属;在天线正下方设置大块电源金属也不可取,但短的、不连续的窄金属可以接受(长度小于 $500 \mu\text{m}$,宽度小于 $50 \mu\text{m}$);

- 为减小散热金属对天线增益的影响,可在散热金属和硅衬底之间引入适当厚度的金刚石介质;为使顶层封装金属对天线特性的影响可以忽略,其

与片上天线的垂直距离需大于 1 mm;

- 片上天线对之间或者附近区域的金属 Dummy Fills(尺寸小于 $30 \mu\text{m} \times 30 \mu\text{m}$,间距大于 $50 \mu\text{m}$)对天线特性的影响不大,可以接受。

4 结论

本文定性分析了金属走线的结构和布局对片上偶极天线对传输特性的影响,比如金属互连线、电源网格、散热与封装、金属 Dummy Fills 等。采用 HFSS 对 2 mm 长、 $30 \mu\text{m}$ 宽、间距为 1 mm 的片上偶极天线对在各种金属干扰条件下进行了模拟与分析,得出了适用于片上天线的若干经验公式和设计规则。

REFERENCES

- [1] Kenneth K O, KIM K, FLOYD B, *et al.* The feasibility of on-chip interconnection using antennas[C]. The Proceedings of IEEE/ACM International Conference on Computer-Aided Design, 2005:976-981.
- [2] JIANG B T, MAO J F, YIN W Y. An efficient ladder reflector antenna for interchip communications[J]. *IEEE Antennas and Wireless Propagation Letters*, 2008, 7:777-780.
- [3] SEOK Eunyoung, O K K. The impact of power grid to the performance of on-chip antennas[C]. The Proceedings of IEEE International Symposium on Antennas and Propagation Society, 2005:532-535.
- [4] O K K, KIM K, FLOYD B A, *et al.* On-chip antennas in silicon ICs and their application[J]. *IEEE Transactions on Electron Devices*, 2005, 52(7):1312-1323.
- [5] SEOK Eunyoung, O K K. Design rules for improving predictability of on-chip antenna characteristics in the presence of other metal structures[C]. The Proceedings of IEEE International Interconnect Technology Conference, 2005:120-122.
- [6] GUO Xiao-Ling. CMOS Intra-chip Wireless Clock Distribution[D]. Ph. D Dissertation, University of Florida, 2005.
- [7] BRANCH J, GUO X, GAO L, *et al.* Wireless communication in a flip-chip package using integrated antennas on silicon substrates[J]. *IEEE Electron Device Letters*, 2005, 26(2):115-117.
- [8] YOON H, KIM K, O K K. Interference effects on integrated dipole antennas by a metal cover for an integrated circuit package[C]. The Proceedings of IEEE AP-S International Symposium on USNC/URSI National Radio Science Meeting, 2000:782-785.
- [9] SU Qing-Feng, XIA Yi-Ben, WANG Lin-Jun, *et al.* Growth and electrical properties of (100)-oriented CVD diamond films[J]. *Chinese Journal of Semiconductors*, 2005, 26(5):947-951.
- [10] KIM K, Kenneth K O. Integrated dipole antennas on silicon substrates for intra-chip communication[C]. The Proceedings of IEEE International Symposium on Antennas and Propagation Society, 1999:1582-1585.